

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-84422

(43) 公開日 平成11年(1999) 3月26日

(51) Int.Cl. ⁸	識別記号	F I
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136 5 0 0
G 0 2 B 5/00		G 0 2 B 5/00 B
G 0 2 F 1/1335	5 0 0	G 0 2 F 1/1335 5 0 0

審査請求 未請求 請求項の数 5 O L (全 18 頁)

(21) 出願番号 特願平9-247295

(22) 出願日 平成9年(1997) 9月11日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 岡野 勝一

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(72) 発明者 山崎 康二

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(72) 発明者 岩野 英明

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

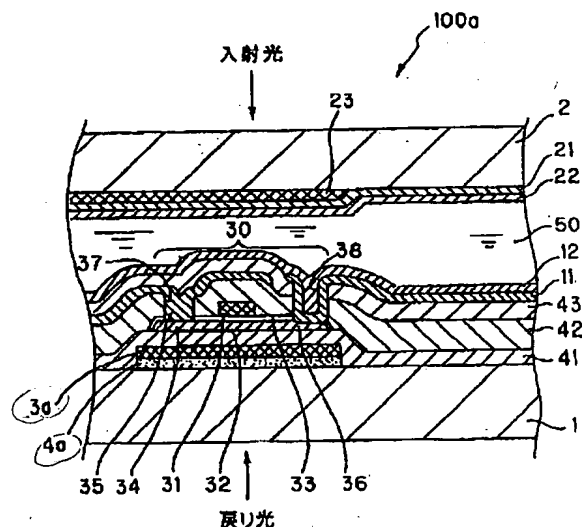
(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 液晶表示パネル

(57) 【要約】

【課題】 TFT駆動によるアクティブマトリクス駆動方式の液晶表示パネルにおいて、TFTの下側からの光に対する遮光性能とTFTのスイッチング特性とを改善する。

【解決手段】 一对の第1及び第2基板(1、2)間に挟持された液晶(50)と、第1基板にマトリクス状に設けられた画素電極(11)と、これをスイッチング制御するTFT(30)とを備えた液晶表示パネル(100a)において、TFTに対向する位置において第1基板とTFTとの間に高融点金属からなる遮光層(3a)を設け、この遮光層に重ねて多結晶シリコン層(4a)を設ける。



【特許請求の範囲】

【請求項 1】 一対の第 1 及び第 2 基板と、
該第 1 及び第 2 基板間に挟持された液晶と、
前記第 1 基板の前記液晶に対面する側にマトリクス状に
設けられた複数の透明な画素電極と、
該複数の画素電極に夫々隣接する位置において前記第 1
基板に設けられており前記複数の画素電極を夫々スイ
ッチング制御する複数のスイッチング素子と、
該複数のスイッチング素子に夫々対向する位置において
前記第 1 基板と前記複数のスイッチング素子との間に夫
々設けられた高融点金属からなる遮光層と、
該遮光層が夫々重なる位置において前記第 1 基板と前記
遮光層との間に夫々設けられた多結晶シリコン層と、
前記遮光層と前記複数のスイッチング素子との間に設け
られた層間絶縁層とを備えたことを特徴とする液晶表示
パネル。

【請求項 2】 一対の第 1 及び第 2 基板と、
該第 1 及び第 2 基板間に挟持された液晶と、
前記第 1 基板の前記液晶に対面する側にマトリクス状に
設けられた複数の透明な画素電極と、
該複数の画素電極に夫々隣接する位置において前記第 1
基板に設けられており前記複数の画素電極を夫々スイ
ッチング制御する複数のスイッチング素子と、
該複数のスイッチング素子に夫々対向する位置において
前記第 1 基板と前記複数のスイッチング素子との間に夫
々設けられた高融点金属からなる遮光層と、
該遮光層に夫々重なる位置において前記遮光層と前記複
数のスイッチング素子との間に夫々設けられた多結晶シ
リコン層と、
前記多結晶シリコン層と前記複数のスイッチング素子と
との間に設けられた層間絶縁層とを備えたことを特徴と
する液晶表示パネル。

【請求項 3】 前記第 1 基板は、石英基板であり、
前記高融点金属は、Ti、Cr、W、Ta、Mo 及び P
d のうちの少なくとも一つを含む金属シリサイドである
ことを特徴とする請求項 1 又は 2 に記載の液晶表示パ
ネル。

【請求項 4】 前記遮光層は、1000 から 3000 Å
の層厚を夫々持ち、前記多結晶シリコン層は、500 から
2000 Å の層厚を夫々持つことを特徴とする請求項
1 から 3 のいずれか一項に記載の液晶表示パネル。

【請求項 5】 前記層間絶縁層は、前記複数のスイッ
チング素子が設けられる面がスピンコート処理又は CMP
(Chemical Mechanical Poli
shing) 処理により平坦化されていることを特徴と
する請求項 1 から 4 のいずれか一項に記載の液晶表示パ
ネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、TFT (薄膜トラ

ンジスタ) 駆動によるアクティブマトリクス駆動方式の
液晶表示パネルの技術分野に属し、特に、液晶プロジェ
クタ等に用いられる、TFT の下側にブラックマトリク
スを設けた形式の液晶表示パネルの技術分野に属する。

【0002】

【従来の技術】 従来、この種の液晶プロジェクタ等にラ
イトバルブとして用いられる液晶表示パネルにおいては
一般に、液晶層を挟んで TFT アレイ基板に対向配置さ
れる対向基板の側から投射光が入射される。ここで、投
射光が TFT の a-Si (アモルファスシリコン) 膜や
p-Si (ポリシリコン) 膜から構成されたチャネル形
成用の領域に入射すると、この領域において光電変換効
果により光電流が発生してしまい TFT のトランジスタ
特性が劣化する。このため、対向基板には、各 TFT に
夫々対向する位置に複数のブラックマトリクスと呼ばれ
る遮光層が形成されるのが一般的である。このようなブ
ラックマトリクスは、Cr (クロム) などの金属材料
や、カーボンをフォトレジストに分散した樹脂ブラック
などの材料から作られ、上述の TFT の a-Si 膜や p
-Si 膜に対する遮光の他に、コントラストの向上、色
材の混色防止などの機能を有する。

【0003】 更に、この種の液晶表示パネルにおいては
特にトップゲート構造 (即ち、TFT アレイ基板上にお
いてゲート電極がチャネルの上側に設けられた構造) を
採る正スタガ型又はコプラナー型の a-Si 又は p-S
i TFT を用いる場合には、投射光の一部が液晶プロジ
ェクタ内の投射光学系により戻り光として、TFT アレ
イ基板の側から TFT のチャネルに入射するのを防ぐ必
要がある。

【0004】 このために、特開平 9-127497 号公
報、特公平 3-52611 号公報、特開平 3-1251
23 号公報、特開平 8-171101 号公報等では、石
英基板等からなる TFT アレイ基板上において TFT に
対向する位置 (即ち、TFT の下側) にも、ブラックマ
トリクスを形成する技術を提案している。このブラック
マトリクスにより、TFT の a-Si 膜や p-Si 膜に
対する戻り光の遮光が可能となるとされている。特にこ
の技術によれば、TFT アレイ基板上のブラックマトリ
クス形成工程の後に行われる TFT 形成工程における高
温処理により、ブラックマトリクスが破壊されたり溶融
したりしないようにするために、ブラックマトリクスを
不透明な高融点金属から形成するようにしている。

【0005】

【発明が解決しようとする課題】 しかしながら、上述し
た従来の技術によれば、戻り光の遮光用のブラックマト
リクスは高融点金属からなるため、ブラックマトリクス
が形成される石英基板等からなる TFT アレイ基板との
熱的相性が悪い。より具体的には、高温環境と常温環境
とに置かれた場合には、ブラックマトリクスと TFT ア
レイ基板との熱膨張率等の物理的性質の差に起因して両

者の間に応力が発生してしまう。このため、ブラックマトリクスに歪みが生じたりクラックが入ったりし、或いは、TFTアレイ基板、層間絶縁層、TFTの各構成要素等に歪みが生じたり、クラックが入ってしまう。この結果、ブラックマトリクスのクラックから戻り光の一部がTFTのチャンネルに入射したり、TFTの形成工程に悪影響を及ぼしてしまう。

【0006】更に、上述した従来の技術によれば、TFTアレイ基板の側から入射した戻り光が、ブラックマトリクスの形成されていない領域から、ブラックマトリクスとTFTとを絶縁するために設けられたNSG（ノンドーブシリケートガラス）等からなる層間絶縁層に入射する。このように入射した戻り光の一部が、当該層間絶縁層の上面や、更にチャンネルの上側に形成されるNSG等からなる他の層間絶縁層や金属電極等により反射される結果、これらの層間絶縁層等で反射又は多重反射した戻り光が、チャンネル形成用のa-Si膜やp-Si膜に入射する。この結果、チャンネルにおいて光電変換効果による光電流が発生してしまうことになる。

【0007】以上の結果、上述した従来の技術によれば、TFTの下側に遮光膜を形成したことにより、TFTのトランジスタ特性が劣化してしまうという問題点があり、更に、このように構成された遮光膜では、戻り光を遮光するには十分でないという問題点もある。

【0008】本発明は上述した問題点に鑑みなされたものであり、TFT等のスイッチング素子の下側からの戻り光等の光に対する遮光性能と該スイッチング素子のスイッチング特性とを改善し得る、アクティブマトリクス駆動方式の液晶表示パネルを提供することを課題とする。

【0009】

【課題を解決するための手段】請求項1に記載の液晶表示パネルは上記課題を解決するために、一対の第1及び第2基板と、該第1及び第2基板間に挟持された液晶と、前記第1基板の前記液晶に対面する側にマトリクス状に設けられた複数の透明な画素電極と、該複数の画素電極に夫々隣接する位置において前記第1基板に設けられており前記複数の画素電極を夫々スイッチング制御する複数のスイッチング素子と、該複数のスイッチング素子に夫々対向する位置において前記第1基板と前記複数のスイッチング素子との間に夫々設けられた高融点金属からなる遮光層と、該遮光層が夫々重なる位置において前記第1基板と前記遮光層との間に夫々設けられた多結晶シリコン層と、前記遮光層と前記複数のスイッチング素子との間に設けられた層間絶縁層とを備えたことを特徴とする。

【0010】請求項1に記載の液晶表示パネルによれば、高融点金属からなる遮光層は、スイッチング素子に対向する位置に設けられているので、第1基板の側から戻り光などの光が当該液晶表示パネルに入射しても、こ

の光がスイッチング素子に入射するのを防ぐことが出来る。更に、多結晶シリコン層は、遮光層が重なる位置において第1基板と遮光層との間に設けられている。このため、遮光層は、高融点金属からなるにも拘わらず、多結晶シリコン層を介して石英基板等の第1基板に形成されるので、高融点金属からなる遮光層と石英基板等からなる第1基板との熱的相性の悪さが緩和されている。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層と第1基板との熱膨張率等の物理的性質の差に起因して発生する両者間の応力を、両者間に介在する多結晶シリコン層により緩和し得る。このため、遮光層に歪みが生じたりクラックが入ったり、或いは、第1基板、多結晶シリコン層、スイッチング素子の各構成要素などに歪みが生じたり、クラックが入ってしまうのを阻止し得る。

【0011】また、仮に石英基板等の第1基板上に直接形成された高融点金属からなる遮光層をエッチング除去した後は、即ち、第1基板と遮光層とが界面を持つ状態で、遮光層をエッチング除去したと仮定すると、第1基板の表面が荒れ、最終的にはその上方に形成されるTFT等のスイッチング素子の特性が劣化する。しかしながら、本発明によれば、多結晶シリコン層が第1基板と遮光層との間に設けられているので、多結晶シリコン層と第1基板との間に界面が存在する状態で遮光層をエッチング除去することができ、この結果、第1基板の表面が比較的荒れないまま、遮光層の上方にスイッチング素子を形成できる。

【0012】請求項2に記載の液晶表示パネルは上記課題を解決するために、一対の第1及び第2基板と、該第1及び第2基板間に挟持された液晶と、前記第1基板の前記液晶に対面する側にマトリクス状に設けられた複数の透明な画素電極と、該複数の画素電極に夫々隣接する位置において前記第1基板に設けられており前記複数の画素電極を夫々スイッチング制御する複数のスイッチング素子と、該複数のスイッチング素子に夫々対向する位置において前記第1基板と前記複数のスイッチング素子との間に夫々設けられた高融点金属からなる遮光層と、該遮光層に夫々重なる位置において前記遮光層と前記複数のスイッチング素子との間に夫々設けられた多結晶シリコン層と、前記多結晶シリコン層と前記複数のスイッチング素子との間に設けられた層間絶縁層とを備えたことを特徴とする。

【0013】請求項2に記載の液晶表示パネルによれば、高融点金属からなる遮光層は、スイッチング素子に対向する位置に設けられているので、第1基板の側から戻り光などの光が当該液晶表示パネルに入射しても、この光がスイッチング素子に入射するのを防ぐことが出来る。更に、多結晶シリコン層は、遮光層に重なる位置において遮光層とスイッチング素子との間に設けられている。このため、仮に、第1基板の側から入射した戻り光

などの光が、遮光層の形成されていない領域から層間絶縁層に入射し、層間絶縁層の上面やスイッチング素子の構成要素等により反射されて、最終的には多重反射光として遮光層の上側まで達したとしても、遮光層上に設けられた多結晶シリコン層により吸収されるので、このような多重反射光がスイッチング素子に達することは阻止される。

【0014】尚、請求項1又は2に記載の液晶表示パネルにおいては、前記スイッチング素子を、正スタガ型又はコプラナー型のp-SiTFT（ポリシリコン薄膜トランジスタ）素子から構成し、前記複数のスイッチング素子に夫々対向する位置において前記第2基板の側にも、遮光層を設けてもよい。この場合特に、トップゲート型配置の中でチャネル形成用のp-Si層又はa-Si層は、ゲート電極よりも第1基板に近い側に配置されるが、遮光層により第1基板の側からの戻り光などの光を遮光できる。同時に、第2基板の側からの光を第2基板に設けられた遮光層により遮光できる。

【0015】請求項3に記載の液晶表示パネルは上記課題を解決するために、請求項1又は2に記載の液晶表示パネルにおいて、前記第1基板は、石英基板であり、前記高融点金属は、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む金属シリサイドであることを特徴とする。

【0016】請求項3に記載の液晶表示パネルによれば、金属シリサイドからなりシリコンを含む遮光層と、石英基板からなる第1基板や多結晶シリコン層との熱的相性が良い。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層と第1基板や多結晶シリコン層との間で、熱膨張率等の物理的性質の差に起因して発生する応力が更に緩和される。

【0017】請求項4に記載の液晶表示パネルは上記課題を解決するために、請求項1から3のいずれか一項に記載の液晶表示パネルにおいて、前記遮光層は、1000から3000Å（オングストローム）の層厚を夫々持ち、前記多結晶シリコン層は、500から2000Åの層厚を夫々持つことを特徴とする。

【0018】請求項4に記載の液晶表示パネルによれば、遮光層は、1000Åより厚いので、遮光の効果が十分に期待でき、3000Åより薄いので、スイッチング素子の形成工程における高温環境と常温環境とにおける熱応力を、多結晶シリコン層により十分に緩和出来る程度に抑えられる。そして、多結晶シリコン層は、500Åより厚いので、遮光層で発生する応力を緩和する効果が十分に期待でき、2000Åより薄いので、後にスイッチング素子を形成する層間絶縁層の段差を、スイッチング素子を容易に形成可能な程度に抑えることができる。

【0019】請求項5に記載の液晶表示パネルは上記課題を解決するために、請求項1から4のいずれか一項に

記載の液晶表示パネルにおいて、前記層間絶縁層は、前記複数のスイッチング素子が設けられる面がスピンコート処理又はCMP（Chemical Mechanical Polishing）処理により平坦化されていることを特徴とする。

【0020】請求項5に記載の液晶表示パネルによれば、スピンコート処理又はCMP処理により平坦化された層間絶縁層の面上に、複数のスイッチング素子を設けるので、スイッチング素子を容易に形成することが可能となる。

【0021】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされよう。

【0022】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。

【0023】＜第1の実施の形態＞図1は、本発明の第1の実施の形態である液晶表示パネルの断面図である。尚、図1においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また図2は、図1に示したTFTアレ基板1上に形成される各種電極等の平面図である。

【0024】図1において、液晶表示パネル100aは、透明な第1基板の一例を構成するTFTアレ基板1と、これに対向配置される透明な第2基板の一例を構成する対向基板2とを備えている。TFTアレ基板1は、例えば石英基板からなり、対向基板2は、例えばガラス基板からなる。

【0025】TFTアレ基板1には、図2に示すように、マトリクス状に複数の透明な画素電極11が設けられており、図1に示すようにその上側には、ラビング処理等の所定の配向処理が施された配向膜12が設けられている。画素電極11は例えば、ITO膜（インジウム・チン・オキサイド膜）などの透明導電性薄膜からなる。また配向膜12は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0026】他方、対向基板2には、その全面に渡って共通電極21が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜22が設けられている。共通電極21は例えば、ITO膜などの透明導電性薄膜からなる。また配向膜22は、ポリイミド薄膜などの有機薄膜からなる。

【0027】TFTアレ基板1には、図1及び図2に示すように、複数の画素電極11に夫々隣接する位置に、複数の画素電極11を夫々スイッチング制御する、スイッチング素子の一例としての複数のTFT30が設けられている。

【0028】対向基板2には、更に、ブラックマトリクス23が、TFT30に対向する所定領域に設けられている。このようなブラックマトリクスは、Cr（クロム）やNi（ニッケル）などの金属材料や、カーボンや

Ti (チタン) をフォトリソに分散した樹脂ブラックなどの材料から作られ、TFT30のp-Si (ポリシリコン) 層32に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を有する。

【0029】このように構成され、画素電極11と共通電極21とが対面するように配置されたTFTアレ基板1と対向基板2との間には、後述のシール剤52 (図4及び図5参照) により囲まれた空間に液晶が封入され、液晶層50が形成される。液晶層50は、画素電極11からの電界が印加されていない状態で配向膜12及び22により所定の配向状態を採る。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール剤52は、二つの基板1及び2をそれらの周辺で張り合わせるための接着剤である。

【0030】TFT30に夫々対向する位置においてTFTアレ基板1と複数のTFT30との間には、高融点金属からなる遮光層3aが夫々設けられている。該遮光層3aが夫々重なる位置においてTFTアレ基板1と遮光層3aとの間には、多結晶シリコン層4aが夫々設けられている。更に、遮光層3aと複数のTFT30との間には、第1層間絶縁層41が設けられている。第1層間絶縁層41は、TFT30を構成するp-Si層32を遮光層3aから電気的絶縁するために設けられるものである。更に、第1層間絶縁層41は、TFTアレ基板1の全面に形成されることにより、TFT30のための下地膜としての機能を有する。即ち、TFTアレ基板1の表面の研磨時における荒れや、洗浄後に残る汚れ等でTFT30の特性の劣化を防止する機能を有する。

【0031】本実施の形態では特に、このように遮光層3aは高融点金属からなるにも拘わらず、多結晶シリコン層4aを介して石英基板等のTFTアレ基板1上に形成されるため、遮光層3aとTFTアレ基板1との熱的相性の悪さが緩和されている。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層3aとTFTアレ基板1との熱膨張率等の物理的性質の差に起因して発生する両者間の応力を、両者間に介在する多結晶シリコン層4aにより緩和し得る。このため、遮光層3aに歪みが生じたりクラックが入ったり、或いは、TFTアレ基板1、多結晶シリコン層4b、TFT30の各構成要素などに歪みが生じたり、クラックが入ってしまう事態を、前述した従来の技術 (特開平9-127497号公報等) を用いた場合と比較して、かなり良く阻止し得る。この結果、遮光層3aの遮光性や信頼性は格段に向上することとなり、TFT30のスイッチング特性などのトランジスタ特性を改善することが出来る。

【0032】第1層間絶縁層41は、例えば、NSG (ノンドープトシリケートガラス)、PSG (リンシリケートガラス)、BSG (ボロンシリケートガラス)、

BPSG (ボロンリンシリケートガラス) などの高絶縁性ガラス又は、酸化シリコン膜等からなる。

【0033】遮光層3aは、例えば、Ti (チタン)、Cr (クロム)、W (タングステン)、Ta (タンタル)、Mo (モリブデン) 及びPd (鉛) などの高融点金属からなる。より好ましくは、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む金属シリサイド (例えば、タングステンシリサイドWSi) からなる。このように金属シリサイドから構成すると、即ち、シリコンを遮光層の材料に含ませると、多結晶シリコン層4aや、シリコンを含んでなる第1層間絶縁層41との熱的相性が良くなる。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層3aと多結晶シリコン層4aや第1層間絶縁層41との間で、熱膨張率等の物理的性質の差に起因して発生する応力が更に緩和される。

【0034】これらの結果、本実施の形態によれば、遮光層3aに歪みが生じたりクラックが入ったり、或いは、TFTアレ基板1、第1層間絶縁層41、TFT30の各構成要素等に歪みが生じたり、クラックが入ってしまう事態を更に効果的に回避し得る。このため、遮光層3aのクラックから戻り光の一部がTFT30のチャネルに入射することや、遮光層3a等の歪みやクラックにより、その後のTFTの形成工程に悪影響を及ぼすことを効果的に阻止できる。従って、本第1の実施の形態によれば、TFT30のトランジスタ特性が改善され、最終的には、液晶表示パネル100aにより、高コントラストで色付きの良い高画質の画像を表示することが可能となる。

【0035】更に第1の実施の形態では、前述した従来の技術 (特開平9-127497号公報等) と比べて、次の見地からもTFT30のトランジスタ特性が改善されている。即ち、前述した従来の技術の場合には、多結晶シリコン層4aが存在しないため、高融点金属からなる遮光層3aをエッチング除去した後に、TFT30の下地となる第1層間絶縁層41が形成され、その上にTFT30が形成されることになる。ここで、本願発明者らの研究によれば、高融点金属からなる遮光層3aをエッチング除去した後は、石英基板等のTFTアレ基板1の表面が荒れ、最終的にはその上方に形成されるTFT30の特性が劣化することが知られている。ここで、第1の実施の形態では、多結晶シリコン層4aとTFTアレ基板1との間に界面が存在すると共に、TFTアレ基板1と遮光層3aとでは間に界面が存在しない層構造を採用しているため、遮光層3a及び多結晶シリコン層4aをエッチング除去した後でも、TFTアレ基板1の表面が比較的荒れないで済む。従って、第1の実施の形態によれば、TFT30のトランジスタ特性がより改善される。

【0036】尚、遮光層3aは、図示しないコンタクト

ホールを介して所定の配線を経て、接地されているか又は定電位源に接続されている。このため、遮光層3aの電位が変化することにより、TFT30のスイッチング特性等に悪影響を及ぼすことがない。但し、遮光層3aは電氣的に浮遊していてもよいし、或いは、遮光層3aを後述の蓄積容量(図3参照)用の配線として使用することも可能である。

【0037】図1に示すように、TFT30は、ゲート電極31(走査電極)、ゲート電極31からの電界によりチャネルが形成されるp-Si層32、ゲート電極31とp-Si層32とを絶縁するゲート絶縁層33、p-Si層32に形成されたソース領域34、ソース電極35(信号電極)、及びp-Si層32に形成されたドレイン領域36を備えている。ドレイン領域36には、複数の画素電極11のうちの対応する一つが接続されている。ソース領域34及びドレイン領域36は後述のように、p-Si層32に対し、n型又はp型のチャネルを形成するかに応じて所定濃度のn型用又はp型用のドーパントをドーピングすることにより形成されている。n型チャネルのTFTは、動作速度が速いという利点があり、p型チャネルのTFTは、p型チャネルを形成するのが容易であるという利点がある。ソース電極35(信号電極)は、画素電極11と同様にITO膜等の透明導電性薄膜から構成してもよいし、Al等の金属膜や金属シリサイドなどの不透明な薄膜から構成してもよい。また、ゲート電極31、ゲート絶縁層33及び第1層間絶縁層41の上には、ソース領域34へ通じるコンタクトホール37及びドレイン領域36へ通じるコンタクトホール38が夫々形成された第2層間絶縁層42が形成されている。このソース領域34へのコンタクトホール37を介して、ソース電極35(信号電極)はソース領域34に電氣的接続されている。更に、ソース電極35(信号電極)及び第2絶縁層42の上には、ドレイン領域36へのコンタクトホール38が形成された第3層間絶縁層43が形成されている。このドレイン領域36へのコンタクトホール38を介して、画素電極11はドレイン領域36に電氣的接続されている。前述の画素電極11は、このように構成された第3層間絶縁層43の上面に設けられている。

【0038】ここで、一般には、チャネルが形成されるp-Si層32は、光が入射するとp-Siが有する光電変換効果により光電流が発生してしまいTFT30のトランジスタ特性が劣化するが、本実施の形態では、対向基板2には各TFT30に夫々対向する位置に複数のブラックマトリクス23が形成されているので、入射光が直接にp-Si層32に入射することが防止される。更にこれに加えて又は代えて、ゲート電極31を上側から覆うようにソース電極35(信号電極)をAl等の不透明な金属薄膜から形成すれば、ブラックマトリクス23と共に又は単独で、p-Si層32への入射光(即ち、図1で上側からの光)の入射を効果的に防ぐことが出来る。

ち、図1で上側からの光)の入射を効果的に防ぐことが出来る。

【0039】図2の平面図に示すように、以上のように構成された画素電極11は、TFTアレイ基板1上にマトリクス状に配列され、各画素電極11に隣接してTFT30が設けられており、また画素電極11の縦横の境界に夫々沿ってソース電極35(信号電極)及びゲート電極31(走査電極)が設けられている。尚、図2は、説明の都合上、画素電極11のマトリクス状配列等を簡略化して示すためのものであり、実際の各電極は層間絶縁層の間や上をコンタクトホール等を介して配線されており、図1から分かるように3次元的に複雑な構成を有している。

【0040】図1には示されていないが、図3に示すように、画素電極11には蓄積容量70が夫々設けられている。この蓄積容量70は、より具体的には、p-Si層32と同一工程により形成されるp-Si層32'、ゲート絶縁層33と同一工程により形成される絶縁層33'、ゲート電極31と同一工程により形成される蓄積容量電極(容量線)31'、第2及び第3層間絶縁層42及び43、並びに第2及び第3層間絶縁層42及び43を介して蓄積容量電極31'に対向する画素電極11の一部から構成されている。このように蓄積容量70が設けられているため、デューティ比が小さくても高詳細な表示が可能とされる。尚、蓄積容量電極(容量線)31'は、図2に示すように、TFTアレイ基板1の面上においてゲート電極(走査電極)31と平行に設けられている。また前述のように、遮光層3を蓄積容量70の配線として利用することも可能である。

【0041】以上のように構成された液晶表示パネル100の全体構成を図4及び図5を参照して説明する。尚、図4は、TFTアレイ基板1をその上に形成された各構成要素と共に対向基板2の側から見た平面図であり、図5は、対向基板2を含めて示す図4のH-H'断面図である。

【0042】図4において、TFTアレイ基板1の上には、シール剤52がその縁に沿って設けられており、その内側に並行して対向基板2の周辺見切り53が規定されている。シール剤52の外側の領域には、X側駆動用ドライバ回路101及び実装端子102がTFTアレイ基板1の一辺に沿って設けられており、Y側駆動用ドライバ回路104が、この一辺に隣接する2辺に沿って設けられている。更にTFTアレイ基板1の残る一辺には、複数の配線105が設けられている。また、シール剤52の四隅には、TFTアレイ基板1と対向基板2との間で電氣的導通をとるための導通剤からなる銀点106が設けられている。そして、図5に示すように、図4に示したシール剤52とほぼ同じ輪郭を持つ対向基板2が当該シール剤52によりTFTアレイ基板1に固着されている。

【0043】X側駆動用ドライバ回路101及びY用駆動用ドライバ回路104は配線によりソース電極35

(信号電極)及びゲート電極31(走査電極)に夫々電気的接続されている。X側駆動用ドライバ回路101には、図示しない制御回路から即時表示可能な形式に変換された表示信号が入力され、Y側駆動用ドライバ回路104がパルスのゲート電極31(走査電極)に順番にゲート電圧を送るのに合わせて、X側駆動用ドライバ回路101は表示信号に応じた信号電圧をソース電極35(信号電極)に送る。本実施の形態では特に、TFT30はp-Si(ポリシリコン)タイプのTFTであるので、TFT30の形成時に同一工程で、X側駆動用ドライバ回路101及びY側駆動用ドライバ回路104を形成することも可能であり、製造上有利である。

【0044】尚、X側駆動用ドライバ回路101及びY側駆動用ドライバ回路104をTFTアレ基板1の上に設ける代わりに、例えばTAB(テープオートメテッドボンディング基板)上に実装された駆動用LSIに、TFTアレ基板1の周辺部に設けられた異方性導電フィルムを介して電気的及び機械的に接続するようにしてもよい。

【0045】また、図1から図5には示されていないが、対向基板2の投射光が入射する側及びTFTアレ基板1の投射光が出射する側には夫々、例えば、TN(ツイステッドネマティック)モード、STN(スーパーTN)モード、D-STN(ダブル-STN)モード等の動作モードや、ノーマリーホワイトモード/ノーマリーブラックモードの別に依りて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0046】次に以上のように構成された本実施の形態の動作について図1から図5を参照して説明する。

【0047】先ず、制御回路から表示信号を受けたX側駆動用ドライバ回路101は、この表示信号に応じたタイミング及び大きさで信号電圧をソース電極35(信号電極)に印加し、これと並行して、Y側駆動用ドライバ回路104は、所定タイミングで電極31(走査電極)にゲート電圧をパルスの順次印加し、TFT30は駆動される。これにより、ゲート電圧がオンとされた時点でソース電圧が印加されたTFT30においては、ソース領域34、p-Si層32に形成されたチャネル及びドレイン領域36を介して画素電極11に電圧が印加される。そして、この画素電極11の電圧は、ソース電圧が印加された時間よりも例えば3桁も長い時間だけ蓄積容量70(図3参照)により維持される。

【0048】このように画素電極11に電圧が印加されると、液晶層50におけるこの画素電極11と共通電極21とに挟まれた部分における液晶の配向状態が変化し、ノーマリーホワイトモードであれば、電圧が印加された状態で入射光がこの液晶部分を通過不可能とされ、ノーマリーブラックモードであれば、電圧が印加された

状態で入射光がこの液晶部分を通過可能とされ、全体として液晶表示パネル100aからは表示信号に応じたコントラストを持つ光が出射する。

【0049】特に本実施の形態では、TFT30の下側には、遮光層3aが多結晶シリコン層4aに重ねて設けられているので、前述のように戻り光による悪影響が低減されるため、TFT30のトランジスタ特性が改善されており、最終的には、液晶表示パネル100aにより、高コントラストで色付きの良い高画質の画像を表示することが可能となる。

【0050】次に、このように遮光層3aが多結晶シリコン層4aに重ねて設けられている構成により、TFT30のトランジスタ特性がどの程度改善されたかについて図6及び図7を参照して、検討を加える。図6は、図1に示した液晶表示パネル100aについてのトランジスタ特性試験の結果を示す。これに対し、図7は、図1に示した液晶表示パネル100aの構成から、多結晶シリコン層4aを除外した構成を有する比較例についてのトランジスタ特性試験の結果を示す。尚、図6及び図7において、横軸には、ゲート電極に印加するゲート電圧を示し、縦軸にはその際に流れるドレイン電流を示す。また、ソース・ドレイン電圧として15V及び4Vの2種類の状態について、夫々試験結果が示されている。

【0051】図6と図7とを比較すると、TFTアレ基板1上に先ず多結晶シリコン層4aを形成して、これに重ねて遮光層3aを設けた本実施の形態が、TFTアレ基板1の上に直接遮光層3aを形成した場合よりも遙かにトランジスタのスイッチング特性が改善されていることが分かる。

【0052】尚、図7に示した比較例の場合でも、遮光層3aを全く設けることなく、戻り光の影響をそのまま受けた例と比較すると、TFTのスイッチング特性は改善されている。

【0053】次に、第1の実施の形態の液晶表示パネル100aの製造プロセスについて図8及び図9を参照して説明する。

【0054】先ず図8の工程(1)に示すように、石英基板、ハードガラス等のTFTアレ基板1を用意する。ここで、好ましくはN₂(窒素)等の不活性ガス雰囲気且つ約1000℃の高温でアニール処理し、後に実施される高温プロセスにおけるTFTアレ基板1に生じる歪みが少なくなるように前処理しておく。このように処理されたTFTアレ基板1の全面に減圧CVD法等により多結晶シリコン層を形成し、更に、スパッタリング法、CVD法等により好ましくはTi、Cr、W、Ta、Mo及びPdなどの高融点金属の金属シリサイド等からなる遮光層を多結晶シリコン層の全面に形成する。その後フォトリソグラフィ工程及びエッチング工程により、これらの基板全面に形成された多結晶シリコン層及び遮光層をTFT30を形成する予定の領域にのみ

残して、多結晶シリコン層4a及び遮光層3aを形成する。この際、多結晶シリコン層4aの層厚としては、約500~2000Å(オングストローム)が好ましい。500Åより薄いと、高融点金属からなる遮光層3aを設けることに起因して生じる応力を緩和する効果が実用上低くなり、また2000Åより厚くても、応力を緩和する効果がそれ程高まらない他方で、多結晶シリコン層4a自体を形成するための時間やコストの上昇を招くと共に後にTFT30を形成する第1層間絶縁層41の段差が大きくなり過ぎてTFT30の形成が困難になる。また、遮光層3aの層厚としては、約1000~3000Åが好ましく、更に約1500~2500Åがより好ましい。1000Åより薄いと遮光の効果(例えば、1/1000程度の透過率)が十分に得られず、また3000Åより厚いと、TFT30の形成工程における高温環境と常温環境とにおける熱応力の発生が大きくなり過ぎ、加えて遮光層3a自体を形成するための時間やコストの上昇を招くと共に後にTFT30を形成する第1層間絶縁層41の段差が大きくなり過ぎてTFT30の形成が困難になる。更に遮光層3aの厚さが約1500~2500Åであれば、良好な遮光性が得られると共に、段差の問題も実用上殆ど生じないで済む。遮光層3a及び多結晶シリコン層4aは、少なくともTFT30のp-Si層32のうちチャンネル形成用の領域、ソース領域34及びドレイン領域36をTFTアレ基板上の裏面から見て覆うように形成される。

【0055】尚、上述の多結晶シリコン層4aをエッチングしてから遮光層3aを形成するようにしてもよい。但し、本実施の形態では、基本的に多結晶シリコン層4aに重ねて遮光層3aを形成すればよいので、両者の外形を正確にアラインメントし、且つ工程数を減らすためには、上述のように両者のエッチングをまとめて行うのが有利である。

【0056】次に図8の工程(2)に示すように、遮光層3aの上に、例えば、常圧又は減圧CVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス、TMOP(テトラ・メチル・オキシ・フォスレート)ガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第1層間絶縁層41を形成する。第1層間絶縁層41の層厚は、約500~8000Åが好ましい。或いは、熱酸化膜を形成した後、更に減圧CVD法等により高温酸化シリコン膜(HTO膜)や窒化膜を約500Åの比較的薄い厚さに堆積し、厚さ約2000Åの多層構造を持つ第1層間絶縁層41を形成してもよい。更に、このようなシリケートガラス膜に重ねて又は代えて、SOG(スピノングラス：紡糸状ガラス)をスピノコートして平坦な膜を形成してもよく、又はCMP処理を施してもよい。このように、第1層間絶縁層41の上面をスピノ

コート処理又はCMP処理により平坦化しておけば、後に上側にTFT30を形成し易いという利点を得られる。

【0057】尚、第1層間絶縁層41に対し、約900℃のアニール処理を施すことにより、汚染を防ぐと共に平坦化してもよい。

【0058】次に図8の工程(3)に示すように、第1層間絶縁層41の上に、約450~550℃、好ましくは約500℃の比較的低温環境中で、流量約400~600cc/minのモノシランガス、ジシランガス等を用いた減圧CVD(例えば、圧力約20~40PaのCVD)により、a-Si(アモルファスシリコン)膜を形成する。その後、窒素雰囲気中で、約600~700℃にて約1~10時間、好ましくは、4~6時間のアニール処理を施することにより、p-Si(ポリシリコン)膜を約500~2000Åの厚さ、好ましくは約1000Åの厚さとなるまで固相成長させる。この際、nチャネル型のTFT30を作成する場合には、Sb(アンチモン)、As(砒素)、P(リン)などのV族元素のドーバントを僅かにイオン注入等によりドーブする。また、TFT30をpチャネル型とする場合には、Al(アルミニウム)、B(ボロン)、Ga(ガリウム)、In(インジウム)などのIII族元素のドーバントを僅かにイオン注入等によりドーブする。尚、a-Si膜を経ないで、減圧CVD法等によりp-Si膜を直接形成しても良い。或いは、減圧CVD法等により堆積したp-Si膜にシリコンイオンを打ち込んで一旦非晶質化(アモルファス化)し、その後アニール処理等により再結晶化させてp-Si膜を形成しても良い。

【0059】次に図8の工程(4)に示すように、p-Si層32を約900~1300℃の温度、好ましくは約1000℃の温度により熱酸化することにより、約300Åの比較的薄い厚さの熱酸化膜を形成し、更に減圧CVD法等により高温酸化シリコン膜(HTO膜)や窒化膜を約500Åの比較的薄い厚さに堆積し、多層構造を持つゲート絶縁層33を形成する。この結果、p-Si層32の厚さは、約300~1500Åの厚さ、好ましくは約350~450Åの厚さとなり、ゲート絶縁層33の厚さは、約200~1500Åの厚さ、好ましくは約300Åの厚さとなる。このように高温熱酸化時間を短くすることにより、特に8インチ程度の大型ウェーハを使用する場合に熱によるそりを防止することができ。但し、p-Si層32を熱酸化することのみにより、単一層構造を持つゲート絶縁層33を形成してもよい。

【0060】次に図8の工程(5)に示すように、p-Si層32上にゲート絶縁層33を介して、減圧CVD法等によりp-Siを堆積した後、ゲートマスクを用いたフォトリソグラフィ工程、エッチング工程等により、ゲート電極31(走査電極)を形成する。

【0061】但し、ゲート電極31（走査電極）を、 $p-Si$ 層ではなく、Al等の金属膜又は金属シリサイド膜から形成してもよいし、若しくはこれらの金属膜又は金属シリサイド膜と $p-Si$ 膜を組み合わせることで多層に形成してもよい。この場合、ゲート電極31（走査電極）を、ブラックマトリクス23が覆う領域の一部又は全部に対応する遮光膜として配置すれば、金属膜や金属シリサイド膜の持つ遮光性により、ブラックマトリクス23の一部又は全部を省略することも可能となる。この場合特に、対向基板2とTFTアレイ基板1との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【0062】次に図9の工程（6）に示すように、TFT30をLDD（Lightly Doped Drain Structure）構造を持つ n チャネル型のTFTとする場合、 p 型の $p-Si$ 層32に、まずソース領域34及びドレイン領域36のうちチャネル側に夫々隣接する一部を構成する低濃度ドーパ領域を形成するために、ゲート電極31を拡散マスクとして、PなどのV族元素のドーパントを低濃度で（例えば、Pイオンを $1 \sim 3 \times 10^{11} / \text{cm}^2$ のドーパ量にて）ドーパし、続いて、ゲート電極31よりも幅の広いマスクでレジスト層をゲート電極31上に形成した後、同じくPなどのV族元素のドーパントを高濃度で（例えば、Pイオンを $1 \sim 3 \times 10^{13} / \text{cm}^2$ のドーパ量にて）ドーパする。また、TFT30を p チャネル型とする場合、 n 型の $p-Si$ 層32に、ソース領域34及びドレイン領域36を形成するために、BなどのIII族元素のドーパントを用いてドーパする。このようにLDD構造とした場合、ショートチャネル効果を低減できる利点が得られる。尚、このように低濃度と高濃度の2段階に分けて、ドーパを行わなくても良い。例えば、低濃度のドーパを行わずに、オフセット構造のTFTとしてもよく、ゲート電極31をマスクとして、Pイオン、Bイオン等を用いたイオン注入技術によりセルフアライン型のTFTとしてもよい。

【0063】これらの工程と並行して、 n チャネル型 $p-Si$ TFT及び p チャネル型 $p-Si$ TFTから構成されるCMOS（相補型MOS）構造を持つX側駆動用ドライバ回路101及びY側駆動用ドライバ回路104をTFTアレイ基板1上の周辺部に形成する。このように、TFT30は $p-Si$ TFTであるので、TFT30の形成時に同一工程で、X側駆動用ドライバ回路101及びY側駆動用ドライバ回路104を形成することができ、製造上有利である。

【0064】次に図9の工程（7）に示すように、ゲート電極31（走査電極）を覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第2層間絶縁層42を

形成する。第2層間絶縁層42の層厚は、約5000～15000Åが好ましい。そして、ソース領域34及びドレイン領域36を活性化するために約1000℃のアニール処理を20分程度行った後、ソース電極31（信号電極）に対するコンタクトホール37を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール37を開口した方が、開口形状をマスク形状とほぼ同じにできるという利点がある。但し、ドライエッチングとウエットエッチングとを組み合わせると開口すれば、コンタクトホール37をテーパー状にできるので、配線接続時の断線防止できるという利点が得られる。また、ゲート電極31（走査電極）を図示しない配線と接続するためのコンタクトホールも、コンタクトホール37と同一の工程により第2層間絶縁層42に開ける。

【0065】次に図9の工程（8）に示すように、第2層間絶縁層42の上に、スパッタリング処理等により、Al等の低抵抗金属や金属シリサイド等を、約1000～5000Åの厚さに堆積し、更にフォトリソグラフィ工程、ウエットエッチング工程等により、ソース電極35（信号電極）を形成する。

【0066】この場合、ソース電極35（信号電極）を、ブラックマトリクス23が覆う領域の一部又は全部に対応する遮光膜として配置すれば、Al等の金属膜や金属シリサイド膜の持つ遮光性により、ブラックマトリクス23の一部又は全部を省略することも可能となる。この場合特に、対向基板2とTFTアレイ基板1との貼り合わせずれによる画素開口率の低下を防ぐことが出来る利点がある。

【0067】次に図9の工程（9）に示すように、ソース電極35（信号電極）上を覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化膜や酸化シリコン膜等からなる第3層間絶縁層43を形成する。第3層間絶縁層43の層厚は、約5000～15000Åが好ましい。或いは、このようなシリケートガラス膜に代えて又は重ねて、有機膜やSOG（スピンオンガラス）をスピンコートして平坦な膜を形成してもよく、又はCMP処理を施してもよい。

【0068】更に、画素電極11とドレイン領域36とを電気的接続するためのコンタクトホール38を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール38を開口した方が、開口形状をマスク形状とほぼ同じにできるという利点が得られる。但し、ドライエッチングとウエットエッチングとを組み合わせると開口すれば、コンタクトホール38

をテーパ状にできるので、配線接続時の断線を防止できるという利点が得られる。

【0069】次に図9の工程(10)に示すように、第3層間絶縁層43の上に、スパッタリング処理等により、ITO膜等の透明導電性薄膜を、約500~2000Åの厚さに堆積し、更にフォトリソグラフィ工程、ウエットエッチング工程等により、画素電極11を形成する。尚、当該液晶表示パネル100aを反射型の液晶表示装置に用いる場合には、A1等の反射率の高い不透明な材料から画素電極11を形成してもよい。

【0070】続いて、画素電極11の上にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、図1に示した配向膜12が形成される。

【0071】他方、図1に示した対向基板2については、ガラス基板等が先ず用意され、この上において複数のTFT30に夫々対応した位置にブラックマトリクス23が、例えば金属クロムをスパッタリングした後、フォトリソグラフィ工程、エッチング工程を経て形成される。尚、ブラックマトリクス23は、CrやNiなどの金属材料の他、カーボンやTiをフォトレジストに分散した樹脂ブラックなどの材料から形成してもよい。その後、対向基板2の全面にスパッタリング処理等により、ITO等の透明導電性薄膜を、約500~2000Åの厚さに堆積することにより、共通電極21を形成する。更に、共通電極21の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜22が形成される。

【0072】最後に、上述のように各層が形成されたTFTアレ基板1と対向基板2とは、配向膜12及び22が対面するようにシール剤52により張り合わされ、真空吸引等により、両基板間の空間に、例えば複数種類のネマティック液晶を混合してなる液晶が吸引されて、液晶層50が形成される。

【0073】尚、図3に示した蓄積容量70については、p-Si層32'を上述のp-Si層32と同一工程により第1層間絶縁層41上に形成し、その上に絶縁層33'を上述のゲート絶縁層33と同一工程により形成し、更にその上に蓄積容量電極(容量線)31'をゲート電極31と同一工程により形成すれば良い。

【0074】以上の製造プロセスにより、図1に示した液晶表示パネル100aが完成する。

【0075】<第2の実施の形態>図10は、本発明の第2の実施の形態である液晶表示パネルの断面図である。尚、図10においては、図1の場合と同様に、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や部材毎に縮尺を異ならしめてある。また、図10において、図1と同様の構成要素については同様の参照符号を付し、その説明は省略する。

【0076】図10において、液晶表示パネル100bは、図1に示した第1の実施の形態における遮光層3a及び多結晶シリコン層4aの代わりに、その積層順序が逆転している遮光層3bと多結晶シリコン層4bを備えており、その他の構成については、第1の実施の形態と同様である。また、第2の実施の形態の液晶表示パネル100bの製造プロセスについても第1の実施の形態のそれとほぼ同じであり、遮光層と多結晶シリコン層との成膜順序が逆になる点が異なる。

10 【0077】即ち、図10において、TFTアレ基板1の上には、遮光層3bが形成されており、これに重ねて多結晶シリコン層4bが形成されている。そして、第1層間絶縁層41は、この多結晶シリコン層4b上に形成されている。遮光層3bは、第1の実施の形態の場合と同様に、例えば、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む金属シリサイドからなる。このように金属シリサイドから構成すると、多結晶シリコン層4bや、シリコンを含んでなる石英基板等からなるTFTアレ基板1との熱的相性が良くなる。より具体的には、高温環境と常温環境とに置かれた場合でも、遮光層3bと多結晶シリコン層4bやTFTアレ基板1との間で、熱膨張率等の物理的性質の差に起因して発生する応力が更に緩和される。

20 【0078】これらの結果、第2の実施の形態によれば、遮光層3bに歪みが生じたりクラックが入ったり、或いは、TFTアレ基板1、TFT30の各構成要素、第1層間絶縁層41等に歪みが生じたり、クラックが入ってしまう事態を効果的に回避し得る。このため、遮光層3bのクラックから戻り光の一部がTFT30のチャネルに入射することや、遮光層3b等の歪みやクラックにより、その後のTFTの形成工程に悪影響を及ぼすことを効果的に阻止できる。従って、本実施の形態によれば、TFT30のトランジスタ特性が改善され、最終的には、液晶表示パネル100bにより、より高画質の画像を表示することが可能となる。

30 【0079】第2の実施の形態では特に、以下図11及び図12を参照して説明するように多重反射を阻止し得る。

40 【0080】即ち、図11に示すように第1実施の形態によれば、一方で、入射光は複数の矢印L₁で示すように、ブラックマトリクス23やソース電極35を構成するA1等からなる金属膜などにより遮光されるためチャネル形成用のp-Si層32に入射することはない。他方で、TFTアレ基板1の側から入射した戻り光が、遮光層3aの形成されていない領域から、複数の矢印L₂で示すように、第1層間絶縁層41に入射する。このように入射した戻り光の一部が、特に反射率の高いソース電極35(信号電極)の下面、第1層間絶縁層41の上面、第2層間絶縁層42等により反射される結果、このような第1層間絶縁層41等で反射又は多重反射した

戻り光が、最終的には遮光層 3a の上面 (p-Si 層 32 に対向する面) やソース電極 35 (信号電極) の下面で反射され、チャンネル形成用の p-Si 層 32 に入射してしまう。従って、第 1 の実施の形態によれば、使用環境等によっては、戻り光により TFT 30 のスイッチング特性が劣化してしまう恐れがある。

【0081】これに対し、図 12 に示すように本第 2 の実施の形態によれば、このようなソース電極 35 (信号電極)、第 1 層間絶縁層 41 等で反射又は多重反射した戻り光が、最終的には遮光層 3b の上面 (p-Si 層 32 に対向する面) に設けられた多結晶シリコン層 4b で吸収されるので、チャンネル形成用の p-Si 層 32 に入射する戻り光を低減し得る。従って、第 2 の実施の形態によれば、戻り光による TFT 30 のスイッチング特性等の劣化を阻止できる。

【0082】以上説明した各実施の形態における液晶表示パネル 100a 又は 100b は、カラー液晶プロジェクトに適用されるため、3 つの液晶表示パネル 100a が RGB 用のライトバルブとして夫々用いられ、各パネルには夫々 RGB 色分解用のダイクロミックミラーを介して分解された各色の光が入射光として夫々入射されることになる。従って、各実施の形態では、対向基板 2 に、カラーフィルタは設けられていない。しかしながら、液晶表示パネル 100a 又は 100b においてもブラックマトリックス 23 の形成されていない画素電極 11 に対向する所定領域に RGB のカラーフィルタをその保護膜と共に、対向基板 2 上に形成してもよい。このようにすれば、液晶プロジェクト以外の直視型や反射型のカラー液晶テレビなどのカラー液晶表示装置に本実施の形態の液晶表示パネルを適用できる。

【0083】各実施の形態の液晶表示パネル 100a 又は 100b では、従来と同様に入射光を対向基板 2 の側から入射することとしたが、遮光層 3a 又は 3b が存在するので、TFT アレイ基板 1 の側から入射光を入射し、対向基板 2 の側から出射するようにしても良い。即ち、このように液晶表示パネル 100a 又は 100b を液晶プロジェクトに取り付けても、チャンネル形成用の p-Si 層 32 に光が入射することを防ぐことが出来、高画質の画像を表示することが可能である。

【0084】各実施の形態の液晶表示パネル 100a 又は 100b において、TFT アレイ基板 1 側における液晶分子の配向不良を抑制するために、第 3 層間絶縁層 43 の上に更に平坦化膜をスピンコート等で塗布してもよく、又は CMP 処理を施してもよい。

【0085】各実施の形態から明らかなように、遮光層の上側及び下側に多結晶シリコン層を夫々設ける構成を採ることも可能である。この場合には特に、これら全体の層厚が厚くなるという短所があるが、第 1 層間絶縁層の上面を平坦化すること等により、この短所は補える。

【0086】また、各実施の形態では、液晶表示パネル

100a 又は 100b のスイッチング素子は、正スタガ型又はコプラナー型の p-Si TFT であるとして説明したが、逆スタガ型の TFT や a-Si TFT 等の他の形式の TFT に対しても、戻り光がチャンネル形成用の半導体層に入射するのを阻止するという課題の下に、各種の形態での応用が可能である。

【0087】更に、各実施の形態の液晶表示パネル 100a 又は 100b においては、一例として液晶層 50 をネマティック液晶から構成したが、液晶を高分子中に微小粒として分散させた高分子分散型液晶を用いれば、配向膜 12 及び 22、並びに前述の偏光フィルム、偏光板等が不要となり、光利用効率が高まることによる液晶表示パネルの高輝度化や低消費電力化の利点が得られる。更に、画素電極 11 を A1 等の反射率の高い金属膜から構成することにより、液晶表示パネル 100a 又は 100b を反射型液晶表示装置に適用する場合には、電圧無印加状態で液晶分子がほぼ垂直配向された SH (スーパーホメオトロピック) 型液晶などを用いても良い。更にまた、液晶表示パネル 100a 又は 100b においては、液晶層 50 に対し垂直な電界 (縦電界) を印加するように対向基板 2 の側に共通電極 21 を設けているが、液晶層 50 に平行な電界 (横電界) を印加するように対の横電界発生用の電極から画素電極 11 を夫々構成する (即ち、対向基板 2 の側には縦電界発生用の電極を設けることなく、TFT アレイ基板 1 の側に横電界発生用の電極を設ける) ことも可能である。このように横電界を用いると、縦電界を用いた場合よりも視野角を広げる上で有利である。その他、各種の液晶材料 (液晶相)、動作モード、液晶配列、駆動方法等に本実施の形態を適用することが可能である。

【0088】

【発明の効果】請求項 1 に記載の液晶表示パネルによれば、高融点金属からなる遮光層は、スイッチング素子に対向する位置に設けられており、多結晶シリコン層は、遮光層が重なる位置において第 1 基板と遮光層との間に設けられているので、遮光層に歪みが生じたりクラックが入ったり、或いは、第 1 基板、多結晶シリコン層、スイッチング素子の各構成要素などに歪みが生じたり、クラックが入ってしまうのを阻止し得る。更に多結晶シリコン層と第 1 基板との間に界面が存在する状態で遮光層をエッチング除去すれば、第 1 基板の表面が比較的荒れないまま、遮光層の上方にスイッチング素子を形成できる。この結果、遮光層の遮光性や信頼性は格段に向上することとなり、スイッチング素子のスイッチング特性を改善できる。これらの結果、高コントラストで色付きのよい高画質の画像表示が可能となる。

【0089】請求項 2 に記載の液晶表示パネルによれば、高融点金属からなる遮光層は、スイッチング素子に対向する位置に設けられており、多結晶シリコン層は、遮光層に重なる位置において遮光層とスイッチング素子

との間に設けられているので、第1基板の側から入射した戻り光などの光が、多重反射光として遮光層の上側まで達したとしても、スイッチング素子に達することを阻止できるので、この光によるスイッチング素子のスイッチング特性の劣化を低減できる。

【0090】請求項3に記載の液晶表示パネルによれば、シリコンを含む遮光層と、多結晶シリコン層や石英基板からなる第1基板との熱的相性が良いので、遮光層に歪みが生じたりクラックが入ったり、或いは、第1基板、スイッチング素子の各構成要素、層間絶縁層等に歪みが生じたり、クラックが入ってしまう事態をより効果的に回避し得る。

【0091】請求項4に記載の液晶表示パネルによれば、スイッチング素子の形成工程における高温環境と常温環境とにおける熱応力を、多結晶シリコン層により十分に緩和出来、十分な遮光効果を得つつ、層間絶縁層上に比較的容易にスイッチング素子を作成できる。

【0092】請求項5に記載の液晶表示パネルによれば、平坦な層間絶縁層の上側に、スイッチング素子を容易に形成することができ、容易な製造工程を通してスイッチング素子のスイッチング特性をより改善できる。

【図面の簡単な説明】

【図1】 第1の実施の形態の液晶表示パネルの構成を示す断面図である。

【図2】 図1の液晶表示パネルを構成するTFTアレイ基板の平面図である。

【図3】 図1の液晶表示パネルを構成する蓄積容量の断面図である。

【図4】 図1の液晶表示パネルの全体構成を示す平面図である。

【図5】 図1の液晶表示パネルの全体構成を示す断面図である。

【図6】 本実施の形態の液晶表示パネルに設けられたTFTの特性を示す特性図である。

【図7】 比較例としての液晶表示パネルに設けられたTFTの特性を示す特性図である。

【図8】 図1の液晶表示パネルの製造プロセスを順を*

*追って示す工程図(その1)である。

【図9】 図1の液晶表示パネルの製造プロセスを順を追って示す工程図(その2)である。

【図10】 第2の実施の形態の液晶表示パネルの構成を示す断面図である。

【図11】 第1の実施の形態の液晶表示パネルにおける戻り光による多重反射光の経路を示す断面図である。

【図12】 第2の実施の形態の液晶表示パネルにおける戻り光による反射光の経路を示す断面図である。

【符号の説明】

1…TFTアレイ基板

2…対向基板

3a、3b…遮光層

4a、4b…多結晶シリコン層

11…画素電極

12…配向膜

21…共通電極

22…配向膜

23…ブラックマトリクス

30…TFT

31…ゲート電極

32…p-Si層

33…ゲート絶縁層

34…ソース領域

35…ソース電極(信号電極)

36…ドレイン領域

37、38…コンタクトホール

41…第1層間絶縁層

42…第2層間絶縁層

43…第3層間絶縁層

50…液晶層

52…シール剤

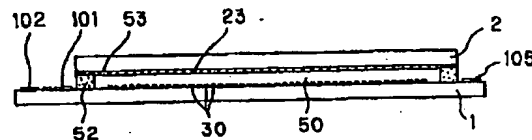
100a、100b…液晶表示パネル

101…X側駆動用ドライバ回路

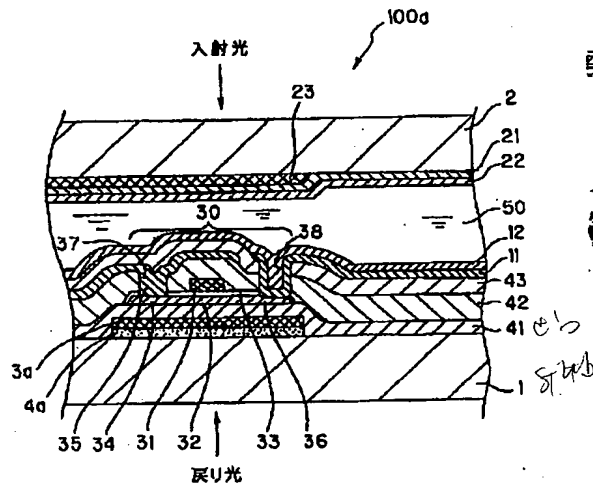
102…実装端子

104…Y側駆動用ドライバ回路

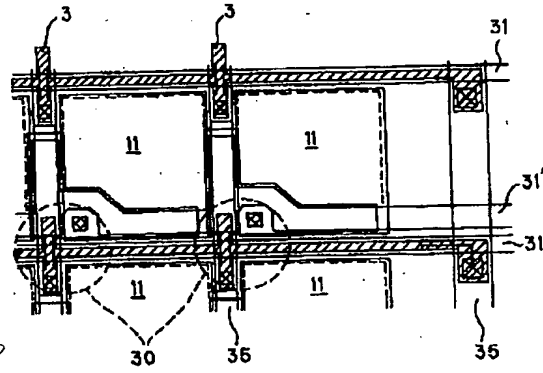
【図5】



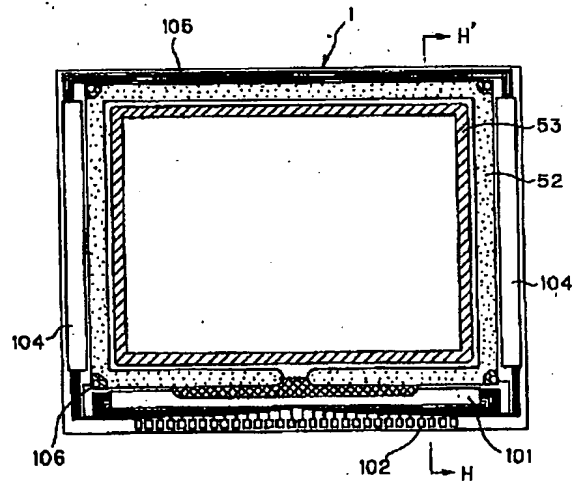
【図1】



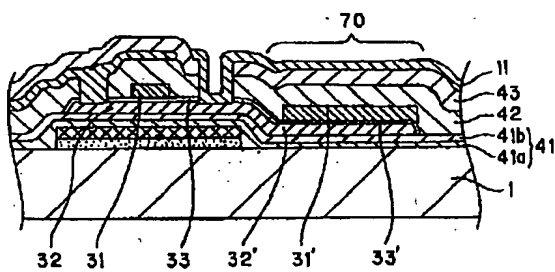
【図2】



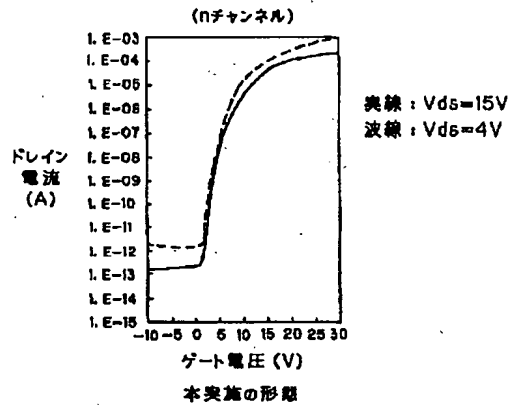
【図4】



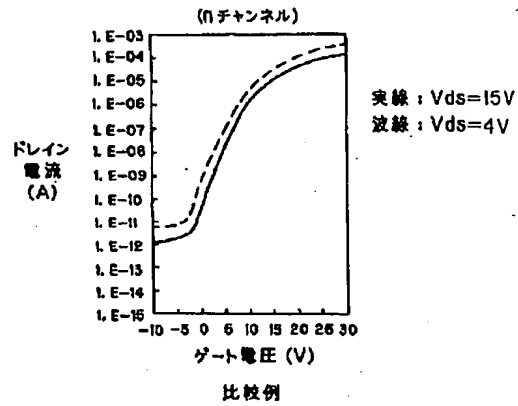
【図3】



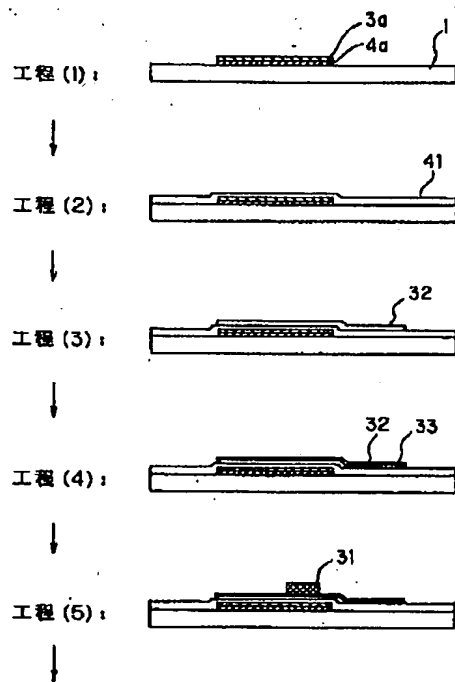
【図6】



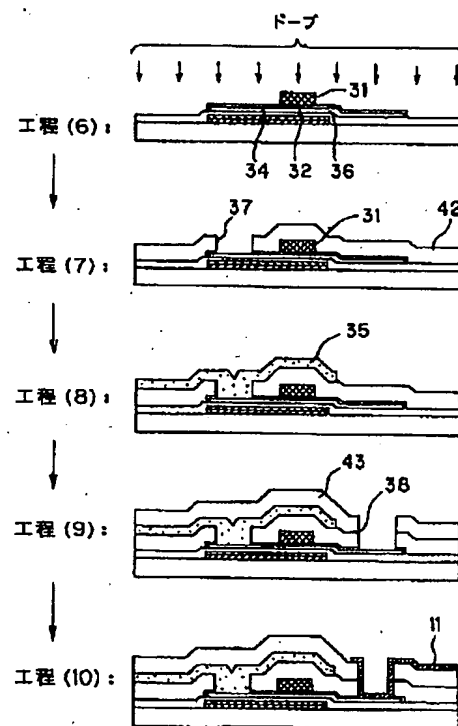
【図7】



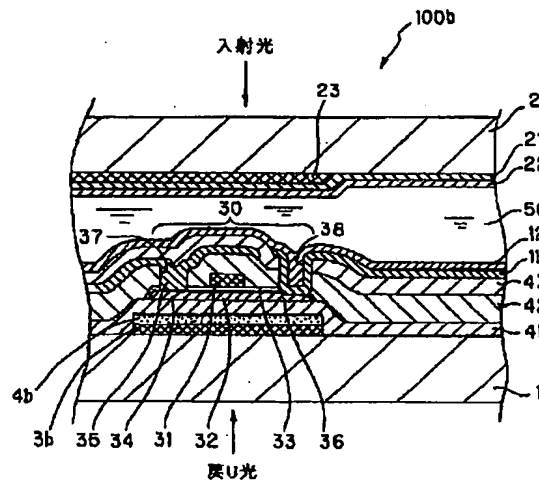
【図8】



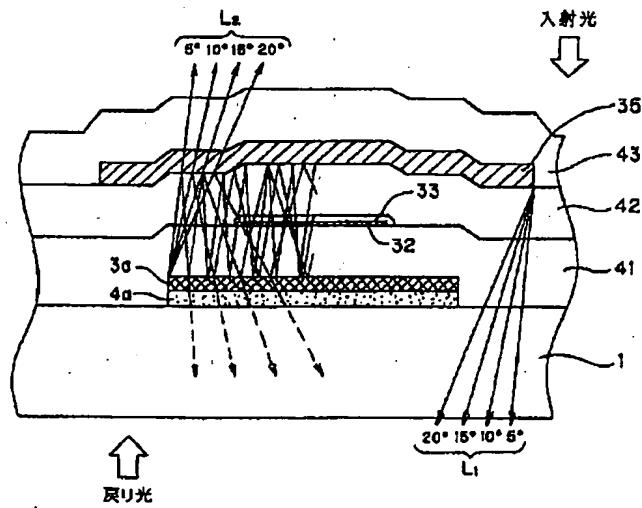
【図9】



【図10】



【図11】



【図 12】

